

科目番号	I218	単位数	2
授業科目名	計算機アーキテクチャ特論 Computer Architecture		
担当教員	田中 清史		

■達成目標

現在の計算機の高速化の基礎となるパイプライン処理、キャッシュ、記憶階層技術について学ぶ。さらに、先進的なスーパースカラプロセッサやマルチプロセッサの構成方法に関する基本概念の修得を目的とする。計算機アーキテクチャについて幅広く理解することにより、計算機アーキテクチャを研究対象として取扱う能力・研究姿勢を獲得できる。

■概要

計算機の高速化の基となるパイプライン処理技術、キャッシュ、メモリ階層技術、分岐予測、スーパースカラプロセッサの原理、マルチプロセッサの構成方法等

■教科書

「コンピュータの構成と設計（ハードウェアとソフトウェアのインタフェース）（第6版）上下巻」、David A.Patterson、John L.Hennessy 著、成田光彰 訳、日経BP社、2021

■参考書

指定しない

■関連科目

I115 デジタル論理と計算機構成

■履修条件

計算機の構成に関する基礎知識を有するか、I115（デジタル論理と計算機構成）相当の知識を持っていることが望ましい。

■講義計画

1. 性能とコスト（性能指標、コスト要因）
2. 基本命令実行方式1（命令セットアーキテクチャ）
3. 基本命令実行方式2（シングルサイクル実行）
4. パイプライン技術1（パイプライン処理の概要）
5. パイプライン技術2（パイプラインの制御）
6. パイプライン技術3（パイプラインハザード、分岐予測）
7. パイプライン技術4（スーパースカラと動的パイプライン）
8. 前半のまとめと演習
9. メモリシステムの技術1（キャッシュ）
10. メモリシステムの技術2（キャッシュの性能解析／評価）
11. メモリシステムの技術3（仮想記憶）
12. メモリシステムの技術4（記憶階層化）
13. マルチコアと並列プロセッサ
14. 後半のまとめと演習

■準備学修等の具体的な指示

本学では、15時間の授業を含む45時間の学修をもって1単位とすることを踏まえて、準備学修に取り組むこと。

今回の授業範囲を予習し、専門用語の意味等を理解しておくこと。

■評価の観点

計算機の性能、コスト、及び高速化技術に関する理解度による。

■評価方法

レポート、中間試験、期末試験による。

■評価基準

演習問題レポートの理解度（20%）、中間試験（40%）、期末試験（40%）

■獲得可能な能力・性質

先端科学技術分野の専門家としての、

<社会的能力> 幅広い視野、論理的思考力

<創出力> 専門的知識とスキルの探求力、発想力

<実践力・行動力> 情報収集力、模索的推進力、課題定義力

■講義アーカイブ

<収録内容>講義のみ収録

<配信方法>一般配信（学内ネットワークでいつでも視聴可能）

Course Number	I218	Number of credits	2
Course Title	Computer Architecture		
Instructor	TANAKA, Kiyofumi		

■ Course goals

Students study the basic technology for improving performance of modern computers: pipelining, cache memory, and memory hierarchy. In addition, students acquire the fundamentals to construct advanced computers such as superscalar processors and multiprocessors. Students are able to learn the ability and attitude to conduct research computer architecture by gaining deeper knowledge of computer architecture.

■ Course content

Pipeline technique, cache memory organization, memory hierarchy, branch prediction, fundamentals of superscalar processor, and organization of multiprocessors as bases of high-performance computers.

■ Textbook

"Computer Organization and Design -- The Hardware/Software Interface" (6th Edition), David A.Patterson and John L.Hennessy, Morgan Kaufmann Pub., 2020.

■ References

None

■ Related courses

I115 Digital Logic and Computer Design

■ Prerequisites

Students should have either fundamental knowledge about computer architecture or knowledge of I115 "Digital Logic and Computer Design".

■ Schedule

1. Performance vs. Cost (Measures of Performance, Cost Factor)
2. Execution of Instructions 1 (Instruction Set Architecture)
3. Execution of Instructions 2 (Single-cycle Execution)
4. Pipelining 1 (Overview of Pipelining)
5. Pipelining 2 (Pipelined Control)
6. Pipelining 3 (Hazards, Branch Prediction)
7. Pipelining 4 (Superscalar, Dynamic Pipelining)
8. Review of the 1st half and exercise
9. Memory System 1 (Cache Memory)
10. Memory System 2 (Performance Analysis and Evaluation of Cache Memory)
11. Memory System 3 (Virtual Memory)
12. Memory System 4 (Memory Hierarchies)
13. Multicores and Parallel Processors
14. Review of the 2nd half and exercise

■ How to prepare for this course

Be well prepared for the course, taking it into consideration that one credit is awarded for 45 study hours including self-study time in addition to that of in total 15-hour lectures.

It is important to check and understand the definitions and meanings of the keywords in the next lecture.

■ Viewpoint of evaluation

Comprehension of performance, cost, and techniques for performance improvement of computers.

■ Evaluation method

Reports, midterm examination, and final examination.

■ Evaluation criteria

Comprehension based on reports (20%), midterm examination (40%) and final examination (40%).

■ Abilities/traits that can be acquired

- Social competencies: broad interests, logical thinking
- Creative abilities: ambition for expertise and skills, ideation
- Practical abilities: information gathering, exploratory propulsion, problem definition

■ Lecture Archive

What to record : Lectures only

How to broadcast : General (available to watch over internal network anytime)